

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2002年4月18日 (18.04.2002)

PCT

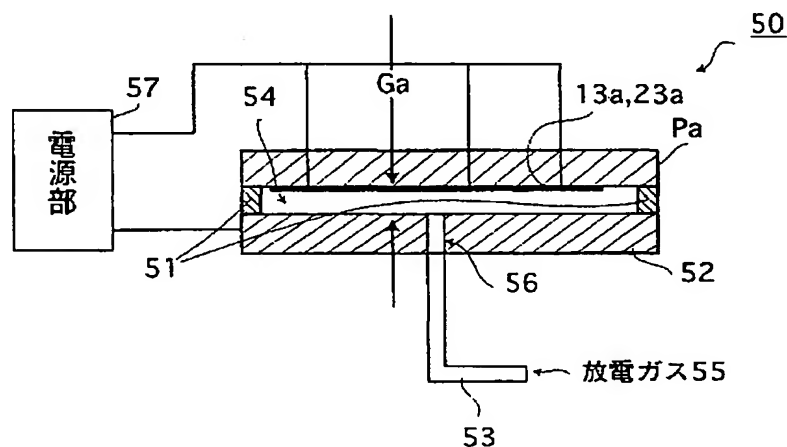
(10) 国際公開番号
WO 02/31853 A1

- (51) 国際特許分類: H01J 11/02, 9/02, 9/50 (72) 発明者; および
(21) 国際出願番号: PCT/JP01/08844 (75) 発明者/出願人 (米国についてのみ): 渡邊 拓
(22) 国際出願日: 2001年10月9日 (09.10.2001) (WATANABE, Taku) [JP/JP]; 〒576-0034 大阪府交野
(25) 国際出願の言語: 日本語 市天野が原町4-28-303 Osaka (JP). 青木正樹 (AOKI,
(26) 国際公開の言語: 日本語 Masaki) [JP/JP]; 〒562-0024 大阪府箕面市粟生新家
(30) 優先権データ: 5-12-1 Osaka (JP). 米原浩幸 (YONEHARA, Hiroyuki)
特願2000-308760 [JP/JP]; 〒573-0025 大阪府枚方市西田宮町9-10
2000年10月10日 (10.10.2000) JP Osaka (JP). 藤原伸也 (FUJIWARA, Shinya) [JP/JP]; 〒
特願2000-308759 607-8072 京都府京都市山科区音羽伊勢宿町32-90
2000年10月10日 (10.10.2000) JP Kyoto (JP). 赤田靖幸 (AKATA, Yasuyuki) [JP/JP]; 〒
(71) 出願人 (米国を除く全ての指定国について): 松下電 569-0832 大阪府高槻市唐崎中3-19-31 Osaka (JP).
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市
大字門真1006番地 Osaka (JP). (74) 代理人: 中島司朗 (NAKAJIMA, Shiro); 〒531-0072 大
阪府大阪市北区豊崎三丁目2番1号 淀川5番館6F Osaka
(JP). (81) 指定国 (国内): CN, JP, KR, US.
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

[続葉有]

(54) Title: PLASMA DISPLAY PANEL, ITS MANUFACTURING METHOD, AND DIELECTRIC REPAIRING APPARATUS

(54) 発明の名称: プラズマディスプレイパネル及びその製造方法並びに誘電体修復装置



57... POWER SOURCE PART

55... DISCHARGE GAS

(57) Abstract: A plasma display panel comprising a dielectric layer substantially free of defects, its manufacturing method, and a dielectric repairing apparatus which enables the formation of the substantially defect-free dielectric layer of the plasma display panel. The dielectric repairing apparatus constituted of a panel mounting means (51), a conductive board (52), and a discharge gas introducing means (53) is provided and used to impress voltage on the dielectric layer. Thus, discharge occurs in a space part (54) to make a dielectric glass layer part surrounding a defect part carry current, so that the glass layer part is heated. As a result, the dielectric glass layer forming glass surrounding a vicinity of the defect melts down and craws into the defect. This melt solidifies thereafter to fill the defect. This results in the repair of the defect.

[続葉有]



WO 02/31853 A1



添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

実質的に欠陥のない誘電体層を備えたプラズマディスプレイパネル及びその製造方法を提供すること、プラズマディスプレイパネルの誘電体層における実質的な欠陥がないものを作成することが可能な誘電体修復装置を提供することを目的とする。

そして、パネル載置手段(51)と、導電性基板(52)と、放電ガス導入手段(53)とから構成された誘電体修復装置を提供し、この装置を用いて誘電体層に電圧を印加する。これにより空間部(54)で放電が生じ、欠陥部を囲む誘電体ガラス層部分に電流が流れることで加熱され、その結果欠陥近傍周囲の誘電体ガラス層形成ガラスが溶融して欠陥に入り込み、その後凝固することによって欠陥に充填されることになる。この結果、欠陥が修復される。

明細書

プラズマディスプレイパネル及びその製造方法並びに誘電体修復装置

5

技術分野

本発明は、表示デバイスなどに用いるプラズマディスプレイパネルの製造方法に関し、特に誘電体ガラス層の改良を図ったプラズマディスプレイパネルに関する。

10

背景技術

近年、薄型に適した表示装置として注目されているプラズマディスプレイパネルは、例えば、図 1 1 に示す構成を有する。このプラズマディスプレイパネルは互いに配置された前面ガラス基板 1 1 0 と背面ガラス基板 1 2 0 とを備えている。前面ガラス基板 1 1 0 の上には、表示電極 1 1 1、1 1 2、誘電体ガラス層 1 1 3、及び MgO 誘電体保護層 1 1 4 が順次形成されている。また、背面ガラス基板 1 1 0 上には、アドレス電極 1 2 1 及び電極保護層（誘電体ガラス層） 1 2 2 が形成されており、その上には、更に、隔壁 1 2 3 が形成され、隔壁 1 2 3 の側面には蛍光体層 1 2 4 が塗付されている。

前面ガラス基板 1 1 0 と背面ガラス基板 1 2 0 との間には放電ガス 1 3 0 が所定の圧力で封入されている。この放電ガス 1 3 0 を表示電極 1 1 1、1 1 2 の間で放電させて紫外線を発生させ、その紫外線を蛍光体層 1 2 4 に照射することによって、カラー表示を含む画像表示が可能となる。尚、実際は一方の基板を 90 度回転させた構造であり、電極 1 1 1、1 1 2 と電極 1 2 1 とは互いに交差するように配置されている。

前面ガラス基板 1 1 0 において、表示電極 1 1 1、1 1 2 は、銀電極や Cr-Cu-Cr 電極が用いられている。誘電体ガラス層 1 1 3 は低融点ガラスペーストを塗付、乾燥、焼成工程を経て形成

されるのが一般的である。

誘電体ガラス層の形成方法はスクリーン印刷、細長いスリットの間からペーストを流し出して塗付するダイコート法などがある。誘電体を形成するガラスペーストとしてはガラスの軟化点よりも
5 10℃程度高い温度で焼成する軟化点焼成タイプや軟化点よりも100℃程度高い温度で焼成する脱泡焼成タイプとがある。脱泡焼成タイプのガラスペーストだけで誘電体ガラス層を形成しよう
10 すると、ガラスペーストの焼成時にガラスと表示電極が反応し電極材料がガラスへ拡散してしまうので普通脱泡焼成タイプのガラスペーストを使うときは軟化点焼成タイプで1層目を形成した上に脱泡焼成タイプの誘電体ガラス層を形成する2層構造の誘電体ガラス層を用いる。

軟化点焼成タイプだけで誘電体ガラス層を形成するとガラスペーストを1種類のみ使うだけであるので、前述のように2層構造
15 の誘電体ガラス層を形成するよりもプロセスが簡単であり低コスト化が望める。

しかし、軟化点焼成タイプだけで誘電体ガラス層を形成するときには誘電体ガラス層の内部に微小な欠陥が発生し、誘電体の絶縁耐圧を劣化させるという課題があった。この微小欠陥は、光学
20 顕微鏡程度の倍率では発見することができないほど微小なものもあって、ましてや、かかる微小な欠陥をプラズマディスプレイパネルのような大面積のもので特定することは実際上不可能である。

発明の開示

25 本発明は、上記課題に鑑みてなされたものであって、実質的に欠陥レスな誘電体層を備えたプラズマディスプレイパネル及びその製造方法を提供することを第1の目的とする。

そして、更に、プラズマディスプレイパネルの誘電体層における実質的に欠陥レスなものを作製することが可能な誘電体修復装
30 置を提供することを第2の目的とする。

上記第1の目的を達成するために、本発明は、電極と誘電体層

とが形成された基板を備え、前記誘電体層に修復された欠陥相当箇所を有することを特徴とする。

5 このように本発明ではプラズマディスプレイパネルの誘電体層が修復された欠陥相当箇所を有しており、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され実質的に欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現されている。この結果、絶縁耐圧に優れたものとなっている。

10 ここで、「欠陥」には、気泡などに起因する比較的大きさの大きい欠陥から、検出が事実上不可能なマイクロクラックを始めとする微小な欠陥を含んでいる。殊にマイクロクラックなどの微小欠陥は、検出することが事実上不可能であることから、これを実質的に無くすることができる本発明は極めて意義深いものである。

15 ここで、前記誘電体層の欠陥は、誘電体層の絶縁破壊を生じさせるものであることを特徴とする。このように誘電体層に欠陥が存在すると、誘電体層に物理的な損傷をもたらすことになることから、本発明のように誘電体層中に通常存在している欠陥が修復されていることは極めて意義深いものと言える。

20 ここで、前記誘電体層は低融点ガラスからなり、前記誘電体層の修復された欠陥相当箇所のガラス組成は欠陥相当箇所でない箇所のガラス組成と異なることを特徴とする。

25 このように修復された欠陥相当箇所は、修復の結果、誘電体層の形成ガラス材料とは組成が異なっており、修復された結果気泡やマイクロクラック部分が他の材料で補填されることを示している。

具体的には、前記誘電体層の修復された欠陥相当箇所は、その他の箇所に比べて電極材料の含有量が多いことを特徴とする。これは、電極材料が欠陥部分に昇華しその周囲に付着した後、凝固した結果当該欠陥を塞いだことに起因する。

30 上記第一の目的を達成するために、本発明は、基板上に誘電体層を形成した後に欠陥を修復する工程を有することを特徴とする。

このように本発明では誘電体層が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現される。

また、本発明は、上記第1の目的を達成するために、基板上に誘電体層を形成した後に前記誘電体層の欠陥を検出する工程と、少なくとも前記検出された誘電体層の欠陥を修復する工程とを有する特徴とする。

このように本発明では誘電体層が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現される。

また、誘電体層修復前に欠陥を検出する工程を有することから、少なくとも絶縁耐圧に決定的な影響を与える検出可能な比較的サイズの大きな欠陥を予め検出し、その結果欠陥が検出されれば、その欠陥が少なくとも修正される。ただし、欠陥が検出されれば、欠陥箇所のみならず誘電体層全体に修正処理を施すことによって検出不可能なサイズの小さいマイクロクラックも修正されることになり、実質的には欠陥レスな誘電体層が得られる。

ここで、前記誘電体層の欠陥を修復する工程は、前記誘電体層の欠陥近傍の誘電体を溶融した後凝固することを特徴とする。つまり、気泡、クラック、マイクロクラック等に溶融した誘電体が入りその後凝固することで欠陥が塞がれ修復される。

ここで、前記誘電体層の欠陥を修復する工程は、前記誘電体層の欠陥に光を照射することを特徴とする。つまり、これにより、気泡、クラック、マイクロクラック等に光を照射することによって加熱され欠陥近傍の誘電体が溶融し欠陥に入り込みその後凝固

することで欠陥が塞がれ修復される。

ここで、前記誘電体層の欠陥を修復する工程は、前記誘電体層に電流を流す工程であることを特徴とする。つまり、これにより、気泡、クラック、マイクロクラック等に電圧を印加することによって加熱され欠陥近傍の誘電体が熔融し欠陥に入り込みその後凝固することで欠陥が塞がれ修復される。

また、本発明は、上記第 1 の目的を達成するために、基板上にガラスからなる誘電体層を形成する工程と、前記誘電体層形成後に誘電体層中の欠陥を検出する工程と、少なくとも前記検出した欠陥に前記誘電体層を形成するガラスよりも軟化点の低いガラスを塗付するとともに前記誘電体層を形成した焼成温度以下の温度で焼成する工程とを有することを特徴とする。

このように本発明では誘電体層が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現される。

また、誘電体層修復前に欠陥を検出する工程を有することから、少なくとも絶縁耐圧に決定的な影響を与える検出可能な比較的大小の大きな欠陥を予め検出し、その結果欠陥が検出されれば、その欠陥が少なくとも修正される。ただし、欠陥が検出されれば、欠陥箇所のみならず誘電体層全体に修正処理を施すことによって検出不可能なサイズの小さいマイクロクラックも修正されることになり、実質的には欠陥レスな誘電体層が得られる。

また、本発明は、上記第 1 の目的を達成するために、第 1 の誘電体層を形成した基板と一定の間隔を設けて導電基板を配置するとともに前記基板と前記導電性基板の間に放電ガスを介して電圧を印加する工程と、前記電圧を印加する工程の後に前記第 1 の誘電体層上に第 2 の誘電体層を形成する工程とを有することを特徴とする。

このように本発明では誘電体層が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現される。これは、気泡、クラック、マイクロクラック等に電圧を印加することによって加熱され欠陥近傍の誘電体が溶融し入り込みその後凝固することで欠陥が塞がれ修復されるからである。

- 5
10
ここで、前記電圧を印加する工程において、前記基板の温度を100℃以下になるように加熱することを特徴とする。これにより、より微小な欠陥までもほぼ完全に修復し欠陥を無くすることが可能となり、更に、絶縁耐圧性を向上させることが可能となる。

- 15
更に、上記第2の目的を達成するために、本発明の誘電体修復装置は、誘電体層と電極とが形成された基板に対して光を照射する手段を備えている。

これにより、気泡、クラック、マイクロクラック等に光を照射することによって加熱され欠陥近傍の誘電体が溶融し欠陥に入り込みその後凝固することで欠陥が塞がれ修復される。

- 20
また、上記第2の目的を達成するために、本発明の誘電体修復装置は、誘電体層と電極とが形成された基板に対し一定の間隔を開けて導電性基板を配置し、前記基板と導電性基板との間に放電ガスを介して電圧を印加する構成である。

- 25
これにより、気泡、クラック、マイクロクラック等に電圧を印加することによって加熱され欠陥近傍の誘電体が溶融し欠陥に入り込み、その後凝固することで欠陥が塞がれ修復される。

- 30
ここで、前記基板と導電性基板との間に印加させる電圧は所定電圧まで上昇させ、所定電圧で一定時間保持した後に電圧値を減少する構成とすることが望ましい。これは、一定電圧を急に印加すると誘電体層の修復を行なえず、かえって、欠陥が拡大し、誘電体層が物理的に破壊されてしまいかねないからである。

ここで、前記基板と前記導電性基板との間に印加される電圧は直流であり、前記導電性基板には電流制限抵抗が接続する構成とすることができる。これにより、誘電体層の欠陥部分に流れる電流値を制限することが容易に行うことができる。つまり、過度な

5 電流が欠陥部分に流れると発熱量が多くなり、誘電体層が物理的に破壊してしまいかねないことから、欠陥部分に流れる電流量を電流制限抵抗にて制御する構成とし、誘電体層を物理的に破壊させることなく的確に欠陥を修復することができるようにした。

ここで、前記電流制限抵抗は、 $1\text{ M}\Omega \sim 1\text{ G}\Omega$ であることが望ましい。これは誘電体層の破壊電圧を 300 V 程度であるとしたとき、修復させるために電流を 0.1 mA 程度と仮定すると、概

10 この程度となるからである。

ここで、印加する電圧は交流もしくは矩形波とすることが望ましい。これは、交流とすることで、低い電圧で電流値を増すため

15 であり、矩形波とするのは、矩形波の周波数を調整することで電流値の制御を容易にするためである。

ここで、印加する電圧の周波数が $60\text{ Hz} \sim 100\text{ KHz}$ であることが望ましい。

また、上記第2の目的を達成するために、本発明の誘電体修復

20 装置は、基板上に形成されたガラスからなる誘電体層の欠陥を検出する手段と、少なくとも前記検出した欠陥に前記誘電体層を形成するガラスよりも軟化点の低いガラスを塗付する手段と、前記誘電体層を形成した焼成温度以下の温度で焼成する手段とを有することを特徴とする。

25 このように本発明では誘電体層が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備え

30 たプラズマディスプレイパネルが実現される。

また、誘電体層修復前に欠陥を検出する工程を有することから、

少なくとも絶縁耐圧に決定的な影響を与える検出可能な比較的大小の大きな欠陥を予め検出し、その結果欠陥が検出されれば、その欠陥が少なくとも修正される。ただし、欠陥が検出されれば、欠陥箇所のみならず誘電体層全体に修正処理を施すことによって
5 検出不可能なサイズの小さいマイクロクラックも修正されることになり、実質的には欠陥レスな誘電体層が得られる。

また、上記第2の目的を達成するために、本発明の誘電体修復装置は、第1の誘電体層を形成した基板に一定の間隔を設けて導電性基板を配置するとともに前記基板と前記導電性基板の間に放
10 電ガスを介して電圧を印加する手段を有することを特徴とする。

このように本発明では誘電体層の欠陥部分に電流を流すことによって欠陥が修復されたプラズマディスプレイパネルが得られるので、絶縁耐圧に優れたプラズマディスプレイパネルが実現される。つまり、誘電体層作製時に生まれた層中に存在する気泡、ク
15 ラックや検出することが事実上不可能なマイクロクラックなどの欠陥が修復され欠陥レスな誘電体層を備えたプラズマディスプレイパネルが実現される。

ここで、上記誘電体修復装置において、前記電圧印加時に温度を100℃以下に加熱する手段を更に備えることを特徴とする。
20 これにより、より微小な欠陥までもほぼ完全に修復し欠陥を無くすることが可能となり、更に、絶縁耐圧性を向上させることが可能となる。

また、上記第1の目的を達成するために、本発明は、誘電体層と第1の電極と第2の電極とを有する第1の基板と、第3の電極を有する第2の基板とを有し、第1の基板と第2の基板とを一定
25 間隔を設けて構成された表示装置であって、前記第1の電極及び第2の電極と第3の電極との間に放電ガスを介して電圧を印加して修復された欠陥相当箇所を有することを特徴とする。

このように本発明では表示装置の誘電体層が修復された欠陥相当箇所を有しており、誘電体層作製時に生まれた層中に存在する
30 気泡、クラックや検出することが事実上不可能なマイクロクラック

クなどの欠陥が修復され欠陥レスな誘電体層を備えた表示装置が実現されている。この結果、絶縁耐圧に優れたものとなっている。

ここで、前記第 1 の電極及び第 2 の電極と前記第 3 の電極との間に印加される電圧は、所定電圧まで上昇させ、所定電圧で一定時間保持した後に電圧値を減少することが望ましい。これは、一定電圧を急に印加すると誘電体層の修復を行なえず、かえって、欠陥が拡大し、誘電体層が物理的に破壊されてしまいかねないからである。

ここで、前記第 1 の電極及び第 2 の電極と前記第 3 の電極との間に印加される電圧は直流であり、前記電極には電流制限抵抗が接続する構成とすることができ。これにより、誘電体層の欠陥部分に流れる電流値を制限することが容易に行うことができる。つまり、過度な電流が欠陥部分に流れると発熱量が多くなり、誘電体層が物理的に破壊してしまいかねないことから、欠陥部分に流れる電流量を電流制限抵抗にて制御する構成とし、誘電体層を物理的に破壊させることなく的確に欠陥を修復することができるようにした。

ここで、電流制限抵抗は、 $1\text{ M}\Omega \sim 1\text{ G}\Omega$ とすることが望ましい。

ここで、印加する電圧は交流もしくは矩形波とすることが望ましい。これは、交流とすることで、低い電圧で電流値を増すためであり、矩形波とするのは、矩形波の周波数を調整することで電流値の制御を容易にするためである。

ここで、印加する電圧の周波数が $60\text{ Hz} \sim 100\text{ KHz}$ であることが望ましい。

また、上記第 1 の目的を達成するために、本発明のプラズマディスプレイパネルは、電極と誘電体層とが形成された基板を備え、前記誘電体層は第 1 の誘電体層と当該誘電体層層よりも緻密な第 2 の誘電体層とからなることを特徴とする。

このように本発明では気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が第 1 の誘電体層中に存在

していたとしても、この上を覆うようにこれよりも緻密な第2の誘電体層を備えているので、実質的に欠陥を無くすことになり、絶縁耐圧に優れたプラズマディスプレイパネルが得られる。

5 なお、「緻密」とは、気泡やクラック、マイクロクラックなどの数が少なく誘電体形成材料が密に配列しているという意味である。

ここで、前記第2の誘電体層は電気絶縁性高分子からなるものとすることができる。

ここで、前記第2の誘電体層は、珪素－珪素の結合を持つ高分子であるものとすることができる。

10 ここで、前記第2の誘電体層は、シロキサン結合を含むポリシリコン又は、その重合体であるものとすることができる。

また、上記第1の目的を達成するために、本発明のプラズマディスプレイパネルは、電極、誘電体層、誘電体保護層とが形成された基板を有し、前記誘電体層は、第1の誘電体層と当該第1の誘電体層よりも緻密で第1の誘電体層中に設けられた第2の誘電体層とからなることを特徴とする。

20 このように本発明では気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が第1の誘電体層中に存在していたとしても、この中にこれよりも緻密な第2の誘電体層を備えているので、誘電体層の厚み方向に連続して形成されたときの欠陥を分断しその深さを浅くすることとなる。この結果、放電時に欠陥に流れる電流量が少なくなり絶縁耐圧に優れたプラズマディスプレイパネルが得られる。

25 また、上記第1の目的を達成するために、本発明のプラズマディスプレイパネルの製造方法は、基板上に電極を形成する工程と、少なくとも前記電極上に第1の誘電体層を形成する工程と、前記第1の誘電体層の上にこれよりも緻密な第2の誘電体層を形成する工程と、当該第2の誘電体層形成後、基板を酸素雰囲気下で焼成する工程と、前記第2の誘電体層上に誘電体保護層を形成する工程とを有することを特徴とする。

30 このように本発明により得られるプラズマディスプレイパネル

では気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が第1の誘電体層中に存在していたとしても、この上を覆うようにこれよりも緻密な第2の誘電体層を備えているので、実質的に欠陥を無くすことになり、絶縁耐圧に優れたプラズマディスプレイパネルが得られる。

ここで、前記第2の誘電体層は、電気絶縁性高分子とすることができる。

ここで、前記電気絶縁性高分子は、珪素－珪素共有結合を主鎖とする高分子とすることができる。

ここで、前記電気絶縁性高分子は、シロキサン結合を含むポリシリコン又は、その共重合体とすることができる。

また、上記第1の目的を達成するために、本発明のプラズマディスプレイパネルの製造方法は、基板上に電極を形成する工程と、少なくとも前記電極上に第1の誘電体層を形成する工程と、前記第1の誘電体層の上にこれよりも緻密な第2の誘電体層を形成する工程と、当該第2の誘電体層形成後、基板を酸素雰囲気下で焼成する工程と、前記第2の誘電体層上に第1の誘電体層を形成する工程とを有することを特徴とする。

このように本発明により得られるプラズマディスプレイパネルでは気泡、クラックや検出することが事実上不可能なマイクロクラックなどの欠陥が第1の誘電体層中に存在していたとしても、この中にこれよりも緻密な第2の誘電体層を備えているので、誘電体層の厚み方向に連続して形成されたときの欠陥を分断しその深さを浅くすることとなる。この結果、放電時に欠陥に流れる電流量が少なくなり絶縁耐圧に優れたプラズマディスプレイパネルが得られる。

ここで、前記第2の誘電体層は、電気絶縁性高分子とすることができる。

ここで、前記電気絶縁性高分子は、珪素－珪素共有結合を主鎖とする高分子とすることができる。

ここで、前記電気絶縁性高分子は、シロキサン結合を含むポリ

シリコン又は、その共重合体とすることができる。

図面の簡単な説明

図 1 ; 本発明に係る第 1 の実施の形態の交流面放電型プラズマ
5 ディスプレイパネルの要部斜視図である。

図 2 ; 図 1 の X-X 線を含む垂直断面図である。

図 3 ; 図 1 の Y-Y 線を含む垂直断面図である。

図 4 ; PDP を駆動させるための駆動回路構成を示すブロック
図である。

10 図 5 ; 誘電体ガラス層に残る欠陥を修復する装置（誘電体修復
装置）の構成を示す平面図である。

図 6 ; 誘電体ガラス層の膜欠陥の例で、図（a）は従来の場合、
図（b）は実施例に係るものを示す。

図 7 ; 誘電体ガラス層に残る欠陥を光照射によって修復する装
15 置（誘電体修復装置）の構成を示す平面図である。

図 8 ; 誘電体ガラス層に残る欠陥をガラス塗付により修復する
装置（誘電体修復装置）の構成を示す平面図である。

図 9 ; 本発明に係る第 3 の実施の形態のプラズマディスプレイ
パネルの構成を示す平面図である。

20 図 10 ; 本発明に係る第 3 の実施の形態のプラズマディスプレ
イパネルの構成を示す平面図である。

図 11 ; 従来例に係るプラズマディスプレイパネルの構成を示
す平面図である。

25 発明を実施するための最良の形態

本発明の実施の形態に係るプラズマディスプレイパネル（以下
「PDP」という。）の構成及びその製造方法について図面を参照
しながら説明する。なお、以下の実施形態は、本発明の一例で、
同様の作用・効果を奏するものであれば本発明の技術的思想の範
30 疇に含まれることは言うまでもない。

[実施の形態 1]

図 1 は、本実施形態に係る交流面放電型 P D P の要部斜視図であり、図 2 は、図 1 の X - X 線を含む垂直断面図、図 3 は、図 1 の Y - Y 線を含む垂直断面図である。なお、これらの図では便宜上セルが 3 つだけ示されているが、実際には赤 (R)、緑 (G)、
5 青 (B) の各色を発光するセルが多数配列されて P D P が構成されている。

この P D P は、各電極にパルス状の電圧を印加することで放電をパネル内部で生じさせ、放電に伴って背面パネル P A 2 側で発生した各色の可視光を前面パネル P A 1 の主表面から透過させる
10 交流面放電型の P D P である。

前面パネル P A 1 は、表示電極 1 2 がストライプ状に並設された前面ガラス基板 1 1 上に、当該表示電極 1 2 を覆うように誘電体ガラス層 1 3 が形成されており、更に、この誘電体ガラス層 1 3 を覆うように保護層 1 4 が形成されたものである。表示電極 1
15 2 は、ガラス基板 1 1 表面に形成された透明電極 1 2 a と、この透明電極 1 2 a 上に形成された金属電極 1 2 b とからなる。

一方、背面パネル P A 2 は、アドレス電極 2 2 がストライプ状に並設された背面ガラス基板 2 1 上に、当該アドレス電極 2 2 を覆うようにアドレス電極を保護するとともに可視光を前面パネル
20 側に反射する作用を担う電極保護層 2 3 (なお、実駆動時にはこの膜表面にも電荷が蓄積されることから別な機能に着目すると誘電体ガラス層である。)が形成されており、この電極保護層 2 3 上にアドレス電極 2 2 と同じ方向に向けて伸び、アドレス電極 2 2 を挟むように隔壁 2 4 が立設され、更に、当該隔壁 2 4 間に蛍光
25 体層 2 5 が配されたものである。

ここで、各電極表面を覆う「誘電体層」は、電気絶縁性であり、その表面に壁電荷を蓄積する機能を有するものであり、一般的には上記のようにガラスが用いられる。

次に、上記構成の P D P の製造方法について概説する。

30 前面パネル P A 1 の作製：

前面パネル P A 1 は、前面ガラス基板 1 1 の表面上に、公知の

化学蒸着法・フォトリソグラフ法により表示電極 1 2 をストライプ状に形成し、次に、この表示電極 1 2 を覆うようにガラスを用いて誘電体ガラス層 1 3 を形成し、更に誘電体ガラス層 1 3 の表面上に酸化マグネシウム (MgO) からなる保護層 1 4 を電子ビーム蒸着法にて形成することによって作製する。

背面パネル P A 2 の作製：

まず、背面ガラス基板 2 1 の表面に、フォトリソグラフ法により、アドレス電極 2 2 を形成する。なお、このアドレス電極は、金属電極のみからなる。

そして、このアドレス電極 2 2 を覆うように前面パネル P A 1 の場合と同様の方法で電極保護層 2 3 を形成する。

次に、電極保護層 2 3 の上に、ガラス製の隔壁 2 4 を所定のピッチで設置する。

そして、隔壁 2 4 に挟まれた各空間内に、赤色 (R) 蛍光体、緑色 (G) 蛍光体、青色 (B) 蛍光体を配設することによって、蛍光体層 2 5 を形成する。各色 R, G, B の蛍光体としては、一般的に PDP に用いられている蛍光体を用いることができるが、ここでは次の蛍光体を用いる。

赤色蛍光体 : $(Y_x G d_{(1-x)}) B O_3 : E u^{3+}$
 緑色蛍光体 : $Z n_2 S i O_4 : M n$
 青色蛍光体 : $B a M g A l_{10} O_{17} : E u^{2+}$

或は

$B a M g A l_{14} O_{23} : E u^{2+}$

前面パネル及び背面パネルの張り合わせによる PDP の完成：

次に、前面パネル P A 1 と背面パネル P A 2 とを表示電極 1 2 とアドレス電極 2 2 とが直交する状態に位置合わせして両パネルを張り合わせる。その後、隔壁 2 4 に仕切られた放電空間 3 0 内に放電ガス (例えば、He-Xe 系、Ne-Xe 系の不活性ガス) を所定の圧力で封入することによって PDP は完成する。

封入する放電ガスの組成は、従来から用いられている He-Xe 系、Ne-Xe 系等であるが、セルの発光輝度の向上を図るため

に、Xeの含有量を5体積%以上とし、封入圧力を $0.67 \times 10^5 \sim 1.01 \times 10^6 \text{ Pa}$ に設定する。

上記構成のPDPは、図4に示す駆動回路を用いて駆動される。アドレス電極駆動部31には、アドレス電極22が接続され、走査電極駆動部32には、表示電極12の走査側の電極が、維持電極駆動部33には、表示電極12の維持側の電極が接続されている。そして、このような駆動回路によってセットアップ期間で放電が生じやすくするためにPDP内の全セルに均一的に壁電荷を蓄積させる。次に、アドレス期間で点灯させるセルの書き込み放電を行う。更に、サステイン期間で前記アドレス期間で書き込まれたセルを点灯させその点灯を維持させ、イレース期間で壁電荷を消去させることによってセルの点灯を停止させる。これらの複数の動作が繰り返し行われて1TVフィールドの画像が表示される。

15 *誘電体ガラス層の構造及び形成方法について

初めに、誘電体ガラス層は上記のように前面パネル及び背面パネルの双方に配されるが、欠陥修復されている緻密な構造体である点及びその形成方法は両者で共通である。

(構造について)

20 前記誘電体ガラス層13(23)は、電極表面を覆う第1の誘電体ガラス層13a(23a)及びこの表面を覆う第2の誘電体ガラス層(23b)とからなる。

(第1の誘電体ガラス層の形成について)

25 第1の誘電体ガラス層13a(23a)は、ガラス材料が熔融凝固された後、欠陥修復工程を経て形成されたものである。このため、欠陥(気泡、クラック、マイクロクラック)が実質的にない緻密な膜構造となっている。

以下にこの第1の誘電体ガラス層13a(23a)の形成方法について具体的に説明する。

30 つまり、第1の誘電体ガラス層は、以下の工程を経て形成される。

まず、第1の誘電体ガラス層を構成するガラス材料及びバインダ並びに溶剤を含んでなる誘電体インクを電極形成塗付した後（塗付工程）、溶剤を乾燥させてからインクに含まれたバインダが消失するとともにガラス材料が溶融する温度にて加熱する。その後冷却することによって溶融ガラスを凝固させることによって欠陥修復前の第1の誘電体ガラス層が形成される（焼成工程）。

前記塗付工程は、スクリーン印刷法、ダイコート法、スピコート法、スプレーコート法、或いはブレードコート法によって電極が形成された基板の表面に印刷することによってインクを塗付する。

インクに含ませるガラスとしては、例えば、成分G1、G2、G3、・・・、GNからなるガラスを使用する場合には、成分G1、G2、G3、・・・、GNを成分比に相当する比率で秤量し、これを例えば1300℃の炉中で加熱溶融し、その後これを水中に投入して得られたもので、具体的には、 $PbO-B_2O_3-SiO_2-CaO$ 系ガラス、 $PbO-B_2O_3-SiO_2-MgO$ 系ガラス、 $PbO-B_2O_3-SiO_2-BaO$ 系ガラス、 $PbO-B_2O_3-SiO_2-MgO-Al_2O_3$ 系ガラス、 $PbO-B_2O_3-SiO_2-BaO-Al_2O_3$ 系ガラス、 $PbO-B_2O_3-SiO_2-CaO-Al_2O_3$ 系ガラス、 $Bi_2O_3-ZnO-B_2O_3-SiO_2-CaO$ 系ガラス、 $ZnO-B_2O_3-SiO_2-Al_2O_3-CaO$ 系ガラス、 $P_2O_5-ZnO-Al_2O_3-CaO$ 系ガラス、 $Nb_2O_5-ZnO-B_2O_3-SiO_2-CaO$ 系ガラス単体又はこれらの混合物を用いることができる。なお、この他にも一般的にPDPの誘電体に用いられるガラスも同様にして用いることが可能である。背面パネルに設ける誘電体ガラス層には、酸化チタン等を混合し、光反射率を高め、前面パネルでの光透過量を増すようにすることもできる。

焼成工程は、ガラスの軟化点よりも10℃程度高い温度で加熱する軟化点焼成の方法で行う。これにより、高温加熱時の誘電体ガラスと電極材料との反応が抑制され、この反応により生じる気泡数を減少させることが可能となる。

次に、第 1 の誘電体ガラス層中に残る欠陥を検出する。ここで、欠陥が無ければ、次の欠陥修復工程を経る必要がない。具体的に欠陥の検出は、公知の画像処理法によって行う。これを簡単に説明すると、欠陥修復前の第 1 の誘電体ガラス層を形成したパネル

5 (なお、修復工程における記載においてパネルとは、前面パネル及び背面パネルのことである。)の第 1 の誘電体ガラス層表面に光を照射しその反射光及び透過光から第 1 の誘電体ガラス層の画像の濃淡情報を取得する。そして、この濃淡情報から欠陥部を抽出する。

- 10 このようにして抽出された欠陥部は、いわゆるマイクロクラックと呼ばれるクラックの中でも微小な欠陥は実際的には検出されないと考えられるが、その他の欠陥（気泡とかサイズの大きいクラック）は確実に検出される。

- このように欠陥を検出した後、少なくとも検出した欠陥部を修復
- 15 するように次の修復工程に移行する。ここで、上記のように欠陥には、上記手法によっても検出不可能と思われる欠陥があることから、検出されたものだけを修復したのでは、このような検出不可能な欠陥が修復されないままに残ることになり、絶縁耐圧の低下を招来しかねない。従って、少なくとも検出した欠陥を修復
- 20 することは勿論であるが、欠陥が検出されたということはマイクロクラック等の検出不可能な欠陥も残っている可能性が高いことから第 1 の誘電体ガラス層全体に渡って修復処理を施すことが望ましいのは言うまでもない。

次に欠陥修復工程における処理について具体的に説明する。

- 25 *電圧印加による欠陥修復

図 5 は、誘電体ガラス層に残る欠陥を修復する装置（誘電体修復装置）の構成を示す平面図である。この図に示すように誘電体修復装置 50 は、パネル載置手段 51 と、導電性基板 52 と、放電ガス導入手段 53 とから構成されている。

- 30 パネル載置手段 51 は、導電性基板 52 の表面外周部に配置された絶縁性スペーサである。導電性基板 52 はその大きさがパネ

ルと同等の面積を有したもので、アルミ合金やSUSなどで作製される。

5 パネルP aは第1の誘電体ガラス層表面が導電性基板5 2と面するようにパネル載置手段5 1上に置かれパネルと一定のギャップG aが確保される。そして、放電ガス導入手段5 3からパネルと導電性基板5 2との間に形成された空間部5 4に放電ガス5 5を導入する。なお、導電性基板5 2には厚み方向に一箇所若しくは複数箇所にガス導入貫通孔5 6が形成され(図では一つ)、ここから放電ガスが任意の量で空間部5 4に導入される。このように
10 放電ガスを導入することによって、パネルP aが放電ガス5 5によってわずかだけ浮き上がりパネルP aの自重による撓みを解消してパネル中央部分で撓みが大きいと思われる部分でも導電性基板と一定のギャップG aを確保できる。

15 放電ガス5 5は、Ne、NeとそのペニングガスであるHe、Xeなどを1種類若しくは数種類混合したガスが使用可能である(例えば、1-1.5 L/分の量導入)。このおような希ガス導入でネオン発光を生じさせ、欠陥箇所が特定される。また、希ガスであることにより、空気よりも放電電圧を下げ放電によって誘電体ガラス層に流れる電流量を低減させることができる。更に、ペ
20 ニングガスを導入することにより、放電開始電圧をそれを加えない場合と比べて低減させることができ、放電によって誘電体ガラス層に流れる電流量を低減させることができる。なお、後述するように誘電体ガラス層に流れる電流は、欠陥を修復することができる範囲内であればできるだけ少ない方が望ましい。

25 次いで、導電性基板5 2とパネルP aに電源部5 7をパネルに予め形成されてある電極(表示電極やアドレス電極)を介して取り付け、放電ガスを介して誘電体に電圧を印加する。電源部5 7は、印加電圧量、印加電圧周波数、電圧波形を任意に変えることができるものを利用する。

30 ここで、絶縁破壊時(誘電体ガラス層が物理的に破壊する時)のエネルギーは、破壊時の電流Iと、電圧Vと、印加時間tに対

して、式； $Q1 = I \times V \times t$ で与えられる。

誘電体に与えられる熱量は、比熱 ρ 、熱を受ける部分の質量 w 、温度上昇 Δt として式； $Q2 = \rho \times w \times \Delta t$ である。

そして、絶縁破壊時は、 $Q1 = Q2$ であるので、 $I \times V \times t =$
 5 $\rho \times w \times \Delta t$ が成立し、従って、 $\Delta t = (I \times V \times t) / (\rho \times w)$ が導かれる。

ここで、誘電体ガラス層に加わるエネルギー量の観点から絶縁破壊について考察すると、絶縁破壊となる Δt が大きくなると破壊箇所が熔融し過ぎて大きくなり、逆に破壊エネルギーを制御して
 10 Δt を小さくすると、破壊箇所は再凝固して自己修復することが分かる。そして、自己修復させるため Δt を規定するとすれば、 I 、 V 、 t の値を小さく規定すれば良いことが分かる。

I を小さくするためには、高抵抗を少なくとも導電性基板と電源若しくは誘電体と電源との間に直列に挿入する。高抵抗として
 15 は $1\text{ M}\Omega \sim 1\text{ G}\Omega$ を用いれば良い。 V を小さくするためには、高周波の電圧を印加する。高周波数になるほど破壊電圧は下がることから Δt を小さくすることができる。具体的には、 $60\text{ Hz} \sim$ 実駆動レベル（数 100 KHz ）の周波数の電圧を印加することが望ましく、特に、 100 KHz の周波数の電圧を印加することが望ましい。
 20

t を小さくするためには、矩形（パルス）状の電圧を印加する。そして、維持時間（電圧印加時間） t はあまり長すぎると破壊に到ることがあることから、 $1\text{ }\mu\text{s} \sim 1\text{ s}$ 程度が望ましい。

以下に、電圧を印加することによる欠陥修復工程における I 、
 25 V 、 t 、 ρ 、 w 、 Δt の実測値について記載する。

$$I = \sim 0.1\text{ mA}, V = 250 \sim 300\text{ V}, t = 1\text{ ms}$$

$$\rho = \sim 100\text{ J/K/g}, w = 40 \times 10^{-18}\text{ g}, \Delta t = 600 \sim 1000\text{ K}$$

第1の誘電体ガラス層に上記のように電圧を印加することによって、空間部54で放電が生じることによって欠陥部を囲む誘電体ガラス層部分に電流が流れて加熱され、その結果欠陥近傍周囲
 30

の誘電体ガラス層形成ガラスが溶融して欠陥に入り込み、その後凝固することによって欠陥に充填されることになる。この結果、欠陥が修復される。ここで、欠陥が修復された箇所はその後欠陥とは言えないことから、欠陥との対応付けを明確にするために修復された欠陥箇所を「修復された欠陥相当箇所」という。

このように第1の誘電体ガラス層の修復された欠陥相当箇所のガラス組成は欠陥相当箇所でない箇所のガラス組成と異なることになる。これは、このように修復された欠陥相当箇所は、修復の結果、第1の誘電体ガラス層の形成ガラス材料とは組成が異なっており、修復された結果気泡やマイクロクラック部分が他の材料でも補填されることを示している。具体的には、前記誘電体ガラス層の修復された欠陥相当箇所は、その他の箇所に比べて電極材料の含有量が多くなる。これは、電極材料が欠陥部分に昇華しその周囲に付着した後、凝固した結果当該欠陥を塞いだことに起因する。

図6は誘電体ガラス層の膜欠陥の例である。上記手法において、誘電体ガラス層に印加するエネルギーが小さい場合に欠陥の自己修復となり、エネルギーが大きい場合には欠陥の自己修復とならず破壊に至る。自己修復した箇所と自己修復しなかった箇所の表面を比較すると図6のようになる。自己修復しなかった場合は過剰な破壊エネルギーにより誘電体とガラス基板にクラックが入っている（図6（a））。このクラックは、破壊時に過剰な熱が加わった結果発生したものと考えられる。一方、自己修復した場合は、図6（b）のように、修復された欠陥相当箇所を持ち、そして、印加されたエネルギーによってクラックは入るものの自己修復しなかった場合と比べて小さいものであった。これは、印加されるエネルギーが小さかったことに起因する。

ここで、上記誘電体修復装置において、前記電圧印加時に温度を100℃以下に加熱する手段を設けることもできる。これにより、より微小な欠陥までもほぼ完全に修復し欠陥を無くすことが可能となり、更に、絶縁耐圧性を向上させることが可能となる。

＊光照射による欠陥修復

次に、第１の誘電体ガラス層表面に光を照射することにより欠陥を修復する方法について説明する。

図７は、誘電体ガラス層に残る欠陥を光照射によって修復する装置（誘電体修復装置）の構成を示す平面図である。この図に示すように誘電体修復装置７０は、パネル載置手段７１と、光照射手段７２とからなる。

パネル載置手段７１は、欠陥修復前の第１の誘電体ガラス層が形成されたパネルを第１の誘電体ガラス層を上面にして固定する部材を備える。

光照射手段７２には、ＹＡＧレーザや炭酸ガスレーザを用いることができる。

このような構成の誘電体修復装置７０を用いての誘電体に残る欠陥の修復は以下のようにして行われる。つまり、レーザ光を第１の誘電体ガラス層表面全面を一様に走査又は欠陥部分を選択的に走査することで、欠陥近傍周囲の誘電体ガラス層形成ガラスが溶融して欠陥に入り込み、その後凝固することによって欠陥に充填されることになる。この結果、欠陥が修復される。

このように第１の誘電体ガラス層の修復された欠陥相当箇所のガラス組成は上記同様に欠陥相当箇所でない箇所のガラス組成と異なることになる。これは、このように修復された欠陥相当箇所は、修復の結果、第１の誘電体ガラス層の形成ガラス材料とは組成が異なっており、修復された結果気泡やマイクロクラック部分が他の材料でも補填されることを示している。具体的には、前記誘電体ガラス層の修復された欠陥相当箇所は、その他の箇所に比べて電極材料の含有量が多くなる。これは、電極材料が欠陥部分に昇華しその周囲に付着した後、凝固した結果当該欠陥を塞いだことに起因する。

＊ガラス塗付による欠陥修復

次に、第１の誘電体ガラス層にガラスを塗付することにより欠陥を修復する方法について説明する。

図 8 は、誘電体ガラス層に残る欠陥をガラス塗付により修復する装置（誘電体修復装置）の構成を示す平面図である。この図に示すように誘電体修復装置 8 0 は、パネル載置手段 8 1 と、ガラス塗付手段 8 2 と、焼成炉 8 3 とからなる。

- 5 パネル載置手段 8 1 は、欠陥修復前の第 1 の誘電体ガラス層が形成されたパネルを第 1 の誘電体ガラス層を上面にして固定する部材を備える。

- 10 ガラス塗付手段 8 2 は、第 1 の誘電体ガラス層表面全面に塗付することができるはけ状のものやノズル状のもの等の何れでも構
わなく、欠陥部に選択的にガラスを塗付する先端の細いものであ
っても構わない。ここで、塗付するガラスはバインダ及び溶剤と
混合状態にて図示しないインクタンクに貯蔵され、図示しない適
宜塗付部分にポンプ等によって供給される構成となっている。ガ
ラスは、第 1 の誘電体ガラス層を構成するガラスよりも軟化点が
15 低いものを用いるとともに、
第 1 の誘電体ガラス層の焼成温度以下の温度にて焼成を行なうの
が望ましい。第 1 の誘電体ガラス層の再溶融を防止するためであ
る。なお、軟化点を下げるには一般に酸化鉛の含量を増やしたも
のを用いる。

- 20 ガラスを欠陥部に塗付した後、パネル全体を焼成炉 8 3 にて焼成し修復が完了される。

この結果、欠陥に塗付したガラスが溶融・凝固して欠陥を塞ぎ欠陥にガラスが充填されることになる。

（第 2 の誘電体ガラス層の形成について）

- 25 上記のようにして欠陥の実質上存在しない第 1 の誘電体ガラス層 1 3 a（2 3 a）を形成した後に、その表面を第 2 の誘電体ガラス層 1 3 b（2 3 b）にて被覆する。

- 30 この第 2 の誘電体ガラス層 1 3 b（2 3 b）は、既に欠陥が修復されている第 1 の誘電体ガラス層 1 3 a（2 3 a）上にいわば上塗り被覆するためのもので、誘電体ガラス層全体を欠陥のないより緻密なものとするためのものである。

[実施の形態 2]

上記実施形態の記載欄では、パネル組立前に誘電体ガラス層に残った欠陥を修復する方法について説明したが、ここでは、パネル各部を従来と同様の一般的な方法によって形成した後、パネルを組み立て、その後に、誘電ガラス層に残っている欠陥を修復する処理を施す点に特徴がある。具体的には、前記導電性基板と同じ機能をアドレス電極が果し、表示電極とアドレス電極間に上記同様に電圧を印加するようにしてある。

まず、パネル（組み立て後のもの）に電源部を取り付け、放電ガスを介して誘電体に電圧を印加する。電源部は、印加電圧量、印加電圧周波数、電圧波形を任意に変えることができるものを利用する。

絶縁破壊時（誘電体ガラス層が物理的に破壊する時）のエネルギーは、破壊時の電流 I と、電圧 V と、印加時間 t に対して、式；
 $Q1 = I \times V \times t$ で与えられる。

誘電体に与えられる熱量は、比熱 ρ 、熱を受ける部分の質量 w 、温度上昇 Δt として式； $Q2 = \rho \times w \times \Delta t$ である。

絶縁破壊時は、 $Q1 = Q2$ であるので、 $I \times V \times t = \rho \times w \times \Delta t$ が成立し、従って、 $\Delta t = (I \times V \times t) / (\rho \times w)$ が導かれる。

ここで、誘電体ガラス層に加わるエネルギー量と絶縁破壊について考察すると、絶縁破壊となる Δt が大きくて破壊箇所が溶融し過ぎて大きくなり、逆に破壊エネルギーを制御して Δt を小さくすると、破壊箇所は再凝固して自己修復することが分かる。そして、自己修復させるため Δt を規定するとすれば、 I 、 V 、 t の値を小さく規定すれば良いことが分かる。

I を小さくするためには、高抵抗を少なくとも導電性基板と電源若しくは誘電体と電源との間に直列に挿入する。高抵抗としては $1\text{ M}\Omega \sim 1\text{ G}\Omega$ を用いれば良い。 V を小さくするためには、高周波の電圧を印加する。高周波数になるほど破壊電圧は下がることから Δt を小さくすることができる。具体的には、 $60\text{ Hz} \sim$

実駆動レベル（数100KHz）の周波数の電圧を印加することが望ましく、特に、100KHzの周波数の電圧を印加することが望ましい。

tを小さくするためには、矩形（パルス）状の電圧を印加する。

- 5 維持時間（電圧印加時間）tはあまり長すぎると破壊に到ることがあることから、 $1\mu\text{s} \sim 1\text{s}$ 程度が望ましい。

以下に、電圧を印加することによる欠陥修復工程におけるI、V、t、 ρ 、w、 Δt の実測値について記載する。

$I = \sim 0.1\text{mA}$ 、 $V = 250 \sim 300\text{V}$ 、 $t = 1\text{ms}$

- 10 $\rho = \sim 100\text{J/K/g}$ 、 $w = 40 \times 10^{-18}\text{g}$ 、 $\Delta t = 600 \sim 1000\text{K}$

なお、電圧印加時に誘電体ガラス層部分を100℃程度に加熱することによって欠陥修復をより確実にしかも低電流で行うことができる。

- 15 第1の誘電体ガラス層に上記のように電圧を印加することによって、欠陥近傍周囲の誘電体ガラス層形成ガラスが熔融して欠陥に入り込み、その後凝固することによって欠陥に充填されることになる。この結果、欠陥が修復される。

- 20 このように第1の誘電体ガラス層の修復された欠陥相当箇所のガラス組成は欠陥相当箇所でない箇所のガラス組成と異なることになる。これは、このように修復された欠陥相当箇所は、修復の結果、第1の誘電体ガラス層の形成ガラス材料とは組成が異なっており、修復された結果気泡やマイクロクラック部分が他の材料でも補填されることを示している。具体的には、前記誘電体ガラス層の修復された欠陥相当箇所は、その他の箇所に比べて電極
- 25 材料の含有量が多くなる。これは、電極材料が欠陥部分に昇華しその周囲に付着した後、凝固した結果当該欠陥を塞いだことに起因する。

[実施の形態3]

- 30 本実施形態におけるPDPの構成は、誘電体ガラスの構成及びその形成方法が異なる以外その他の点は上述した実施形態と同様

であるので、以下、相違点について焦点を当てて説明する。

図 9、図 10 は、本発明に係る第 3 の実施の形態の PDP の構成を示す平面図である。

図 9 に示すように、本 PDP における誘電体ガラス層 43 及び
5 電極保護層 53 は、第 1 の誘電体ガラス層 43 a (53 a) 間に
これよりも緻密な第 2 の誘電体ガラス層 43 b (53 b) が介挿
された構成となっている。

或いは、図 10 に示すように、本 PDP における誘電体ガラス
層 43 及び電極保護層 53 は、第 1 の誘電体ガラス層 43 a (5
10 3 a) 表面上にこれよりも緻密な第 2 の誘電体ガラス層 43 b (5
3 b) が被覆された構成となっている。

このような緻密度の度合いの異なる誘電体ガラス層を積層した
構造体とすることによって、気泡、クラックや検出することが事
実上不可能なマイクロクラックなどの欠陥が第 1 の誘電体ガラス
15 層 43 a (53 a) 中に存在していたとしても、この上を覆うよ
うにこれよりも緻密な第 2 の誘電体ガラス層 43 b (53 b) を
備えることとなるので、実質的に欠陥を無くすことになり、絶縁
耐圧に優れたプラズマディスプレイパネルが得られる。

*誘電体ガラス層 43 (53) の形成方法について

20 以下に第 1 の誘電体ガラス層 43 a (53 a) の形成方法につ
いて具体的に説明する。

まず、第 1 の誘電体ガラス層 43 a (53 a) を構成するガラ
ス材料及びバインダ並びに溶剤を含んでなる誘電体インクを電極
形成塗付した後(塗付工程)、溶剤を乾燥させてからインクに含ま
25 れたバインダが消失するとともにガラス材料が溶融する温度にて
加熱する。その後冷却することによって溶融ガラスを凝固させる
ことによって第 1 の誘電体ガラス層が形成される(焼成工程)。

前記塗付工程は、スクリーン印刷法、ダイコート法、スピッコ
ート法、スプレーコート法、或いはブレードコート法によって基
30 板表面に印刷することによってインクを塗付する。

インクに含ませるガラスとしては、例えば、成分 G1、G2、G

3、・・・、GNからなるガラスを使用する場合には、成分G1、G2、G3、・・・、GNを成分比に相当する比率で秤量し、これを例えば1300℃の炉中で加熱熔融し、その後これを水中に投入して得られたもので、具体的には、 $PbO-B_2O_3-SiO_2-CaO$ 系ガラス、 $PbO-B_2O_3-SiO_2-MgO$ 系ガラス、 $PbO-B_2O_3-SiO_2-BaO$ 系ガラス、 $PbO-B_2O_3-SiO_2-MgO-Al_2O_3$ 系ガラス、 $PbO-B_2O_3-SiO_2-BaO-Al_2O_3$ 系ガラス、 $PbO-B_2O_3-SiO_2-CaO-Al_2O_3$ 系ガラス、 $Bi_2O_3-ZnO-B_2O_3-SiO_2-CaO$ 系ガラス、 $ZnO-B_2O_3-SiO_2-Al_2O_3-CaO$ 系ガラス、 $P_2O_5-ZnO-Al_2O_3-CaO$ 系ガラス、 $Nb_2O_5-ZnO-B_2O_3-SiO_2-CaO$ 系ガラス単体又はこれらの混合物を用いることができる。なお、この他にも一般的にPDPの誘電体に用いられるガラスも同様にして用いることが可能である。背面パネルに設ける誘電体ガラス層には、酸化チタン等を混合し、光反射率を高め、前面パネルでの光透過量を増すようにすることもできる。

焼成工程は、ガラスの軟化点よりも10℃程度高い温度で加熱する軟化点焼成タイプの方法で行う。これにより、高温加熱時の誘電体ガラスと電極材料との反応が抑制され、この反応により生じる気泡数を減少させることが可能となる。

上記の第1の誘電体ガラス層を形成する方法は、第2の誘電体ガラス層を第1の誘電体ガラス層中に介挿する場合における上層及び下層ともに同様である。

次に、第2の誘電体ガラス層43b(53b)の形成方法について説明する。

上記のように第1の誘電体ガラス層43a(53a)は通常の従来から一般的に使用されるガラス材料で厚膜技術を用いて形成することができる。一方、第2の誘電体ガラス層43b(53b)は第1の誘電体ガラス層43a(53a)と比べて薄膜とすることが望ましい。これは、薄膜の成膜技術を適用することができる材料を用いれば誘電体ガラス層全体の膜厚をあまり変えること

とならず、ひいては誘電体ガラス層の誘電率やコンデンサとしての容量を変えることにならないからである。

このような要請に応える技術としては、 SiO_2 膜をCVD法等の蒸着法によって成膜する方法や、予めポリシリコンの膜（具体的には、ポリジメチルシリレンの薄膜など）をキャスト法、
5 噴霧塗付法、インクジェット法などにより成膜した後、これを電気絶縁性の SiO_2 膜に変換させる手法などがある。

後者の技術についてここで詳しく説明する。ポリシリコンの膜は、主鎖中の非局在化した $\text{Si}-\text{Si}$ 結合の共役 σ 電子がアニオンのドーピングによって電荷担体となりp型の半導体としての性質を持つ。ここに、酸素などの作用で化学変化すると、導電性を失う。これは、ポリシリコンの $\text{Si}-\text{Si}$ 結合が分解してシロキサン結合やシラノールに変るからである。なお、シラノールは不安定でシロキサン結合に変化する。
10

シロキサン結合を持つに到ったポリシリコンはポリジメチルシロキサン結合等と同様のシロキサン結合を有する分子構造で、シリコン樹脂と同様の高絶縁性、高化学的安定性、高耐熱性を示す。このようにポリシリコンは初期に多少導電性があっても酸素などの作用で絶縁化する。
15

このようにして形成したシロキサン結合を持ったポリシリコン膜からなる第2の誘電体ガラス層43b（53b）は、更に、300℃～400℃程度の温度で焼成することによって、更に、シロキサン結合数を増やすことができるので、電気絶縁性を向上させることができる。
20

そして、この焼成時雰囲気中の酸素の含量を増すほど、シロキサン結合数をより増やすことができるので、電気絶縁性を更に向上させることができる。
25

なお、上記した方法は、第1の誘電体ガラス層中に介挿させる場合及び第1の誘電体ガラス層表面を被覆する場合双方において
30 共通である。

ちなみに、上記製法で作製した、パネルにおいて、表示電極と

アドレス電極間に $10 \sim 20 \mu s$ 、高さ $400 V$ のパルス電圧を印加して絶縁破壊の様子を観察したところ絶縁破壊したものは皆無であった。

5 産業上の利用可能性

本発明は、誘電体ガラス層に残る欠陥が実質無い高品位な PDP として極めて産業上の利用可能性が高い。

請求の範囲

1. 電極と誘電体層とが形成された基板を備え、前記誘電体層に修復された欠陥相当箇所を有することを特徴とするプラズマディスプレイパネル。
- 5
2. 前記誘電体層の欠陥は、誘電体層の絶縁破壊を生じさせるものであることを特徴とする請求の範囲第1項に記載のプラズマディスプレイパネル。
- 10
3. 前記誘電体層はガラスからなり、前記誘電体層の修復された欠陥相当箇所のガラス組成は欠陥相当箇所でない箇所のガラス組成と異なることを特徴とする請求の範囲第1項に記載のプラズマディスプレイパネル。
- 15
4. 前記誘電体層の修復された欠陥相当箇所は、その他の箇所に比べて電極材料の含有量が多いことを特徴とする請求の範囲第1項に記載のプラズマディスプレイパネル。
- 20
5. 基板上に誘電体層を形成した後に欠陥を修復する工程を有することを特徴とするプラズマディスプレイパネルの製造方法。
- 25
6. 基板上に誘電体層を形成した後に前記誘電体層の欠陥を検出する工程と、少なくとも前記検出された誘電体層の欠陥を修復する工程とを有する特徴とするプラズマディスプレイパネルの製造方法。
- 30
7. 前記誘電体層の欠陥を修復する工程は、前記誘電体層の欠陥近傍の誘電体を溶融した後凝固することを特徴とする請求の範囲第5項又は6項に記載のプラズマディスプレイパネルの製造方法。
8. 前記誘電体層の欠陥を修復する工程は、前記誘電体層の欠陥

に光を照射することを特徴とする請求の範囲第 5 項又は 6 項に記載に記載のプラズマディスプレイパネルの製造方法。

- 5 9. 前記誘電体層の欠陥を修復する工程は、前記誘電体層に電流を流す工程であることを特徴とする請求の範囲第 5 項又は 6 項に記載のプラズマディスプレイパネルの製造方法。

- 10 10. 基板上にガラスからなる誘電体層を形成する工程と、前記誘電体層形成後に誘電体層中の欠陥を検出する工程と、少なくとも前記検出した欠陥に前記誘電体層を形成するガラスよりも軟化点の低いガラスを塗付するとともに前記誘電体層を形成した焼成温度以下の温度で焼成する工程とを有することを特徴とするプラズマディスプレイパネルの製造方法。

- 15 11. 第 1 の誘電体層を形成した基板と一定の間隔を設けて導電性基板を配置するとともに前記基板と前記導電性基板の間に放電ガスを介して電圧を印加する工程と、前記電圧を印加する工程の後に前記第 1 の誘電体層上に第 2 の誘電体層を形成する工程とを有することを特徴とするプラズマディスプレイパネルの製造方法。

- 20 12. 前記電圧を印加する工程において、前記基板の温度を 100℃以下になるように加熱する請求の範囲第 11 項記載のプラズマディスプレイパネルの製造方法。

- 25 13. 誘電体層と電極とが形成された基板に対して光を照射する手段を備えた誘電体修復装置。

- 30 14. 誘電体層と電極とが形成された基板に対し一定の間隔を開けて導電性基板を配置し、前記基板と導電性基板との間に放電ガスを介して電圧を印加する構成とした誘電体修復装置。

- 15 15. 前記基板と導電性基板との間に印加させる電圧は所定電圧まで上昇させ、所定電圧で一定時間保持した後に電圧値を減少する構成とした請求の範囲第14項に記載の誘電体修復装置。
- 5 16. 前記基板と前記導電性基板との間に印加される電圧は直流であり、前記導電性基板には電流制限抵抗が接続する構成としたことを特徴とする請求の範囲第14項に記載の誘電体修復装置。
- 10 17. 前記電流制限抵抗は、 $1\text{ M}\Omega \sim 1\text{ G}\Omega$ であることを特徴とする請求の範囲第16項に記載の誘電体修復装置。
18. 印加する電圧は交流もしくは矩形波であることを特徴とする請求の範囲第14項に記載の誘電体修復装置。
- 15 19. 印加する電圧の周波数が $60\text{ Hz} \sim 100\text{ KHz}$ であることを特徴とする請求の範囲第18項に記載の誘電体修復装置。
- 20 20. 基板上に形成されたガラスからなる誘電体層の欠陥を検出する手段と、少なくとも前記検出した欠陥に前記誘電体層を形成するガラスよりも軟化点の低いガラスを塗付する手段と、前記誘電体層を形成した焼成温度以下の温度で焼成する手段とを有することを特徴とする誘電体修復装置。
- 25 21. 第1の誘電体層を形成した基板に一定の間隔を設けて導電性基板を配置するとともに前記基板と前記導電性基板の間に放電ガスを介して電圧を印加する手段とを有することを特徴とする誘電体修復装置。
- 30 22. 前記電圧印加時に温度を 100°C 以下に加熱する手段を更に備えることを特徴とする請求の範囲第21項に記載の誘電体修復装置。

23. 誘電体層と第1の電極と第2の電極とを有する第1の基板と、第3の電極

を有する第2の基板とを有し、第1の基板と第2の基板とを一定
5 間隔を設けて構成された表示装置であって、

前記第1の電極及び第2の電極と第3の電極との間に放電ガスを介して電圧を印加することで修復された欠陥相当箇所を有することを特徴とする表示装置。

10 24. 前記第1の電極及び第2の電極と前記第3の電極との間に印加される電圧は、所定電圧まで上昇させ、所定電圧で一定時間保持した後に電圧値を減少する構成としたことを特徴とする請求の範囲第23項に記載の表示装置。

15 25. 前記第1の電極及び第2の電極と前記第3の電極との間に印加される電圧は直流であり、前記電極には電流制限抵抗が接続する構成としたことを特徴とする請求の範囲第23項に記載の表示装置。

20 26. 電流制限抵抗は、 $1\text{ M}\Omega \sim 1\text{ G}\Omega$ であることを特徴とする請求の範囲第25項に記載の表示装置。

27. 印加する電圧は交流もしくは矩形波であることを特徴とする請求の範囲第23項に記載の表示装置。

25

28. 印加する電圧の周波数は $60\text{ Hz} \sim 100\text{ KHz}$ であることを特徴とする請求の範囲第27項に記載の表示装置。

29. 電極と誘電体層とが形成された基板を備え、前記誘電体層
30 は第1の誘電体層と当該誘電体層層よりも緻密な第2の誘電体層とからなることを特徴とするプラズマディスプレイパネル。

30. 前記第2の誘電体層は電気絶縁性高分子からなることを特徴とする請求の範囲第29項に記載のプラズマディスプレイパネル。

5

31. 前記第2の誘電体層は、珪素-珪素の結合を持つ高分子であることを特徴とする請求の範囲第30項に記載のプラズマディスプレイパネル。

10 32. 前記第2の誘電体層は、シロキサン結合を含むポリシリコン又は、その共重合体であることを特徴とする請求の範囲第30項又は31項に記載のプラズマディスプレイパネル

15 33. 電極、誘電体層、誘電体保護層とが形成された基板を有し、前記誘電体層は、第1の誘電体層と当該第1の誘電体層よりも緻密で第1の誘電体層中に設けられた第2の誘電体層とからなることを特徴とするプラズマディスプレイパネル。

20 34. 基板上に電極を形成する工程と、少なくとも前記電極上に第1の誘電体層を形成する工程と、前記第1の誘電体層の上にこれよりも緻密な第2の誘電体層を形成する工程と、当該第2の誘電体層形成後、基板を酸素雰囲気下で焼成する工程と、前記第2の誘電体層上に誘電体保護層を形成する工程とを有することを特徴とするプラズマディスプレイパネルの製造方法。

25

35. 前記第2の誘電体層は、電気絶縁性高分子であることを特徴とする請求の範囲第34項に記載のプラズマディスプレイパネルの製造方法。

30 36. 前記電気絶縁性高分子は、珪素-珪素共有結合を主鎖とする高分子であることを特徴とする請求の範囲第35項に記載のプ

ラズマディスプレイパネルの製造方法。

37. 前記電気絶縁性高分子は、シロキサン結合を含むポリシリコン又は、その共重合体であることを特徴とする請求の範囲第3
5 5項又は36項に記載のプラズマディスプレイパネルの製造方法。

38. 基板上に電極を形成する工程と、少なくとも前記電極上に
第1の誘電体層を形成する工程と、前記第1の誘電体層の上にこ
れよりも緻密な第2の誘電体層を形成する工程と、当該第2の誘
10 電体層形成後、基板を酸素雰囲気下で焼成する工程と、前記第2
の誘電体層上に第1の誘電体層を形成する工程とを有することを
特徴とするプラズマディスプレイパネルの製造方法。

39. 前記第2の誘電体層は、電気絶縁性高分子であることを特
15 徴とする請求の範囲第38項に記載のプラズマディスプレイパネ
ルの製造方法。

40. 前記電気絶縁性高分子は、珪素-珪素共有結合を主鎖とす
る高分子であることを特徴とする請求の範囲第39項に記載のプ
20 ラズマディスプレイパネルの製造方法。

41. 前記電気絶縁性高分子は、シロキサン結合を含むポリシリ
コン又は、その共重合体であることを特徴とする請求の範囲第3
9項又は40項に記載のプラズマディスプレイパネルの製造方法。